

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020010087321 A
(43)Date of publication of application: 15.09.2001

(21)Application number: 1020010011039
(22)Date of filing: 03.03.2001

(71)Applicant: NEC CORPORATION
(72)Inventor: HIRAI YOSHIHIKO
ISHII TOSHIYA
KAWADA KIYOMI
MATSUYAMA HIROAKI
OKAMOTO MAMORU
SAKAMOTO MICHIAKI
SUZUKI MASAYOSHI
SUZUKI SEIJI
SUZUKI TERUAKI
YAMAMOTO YUJI

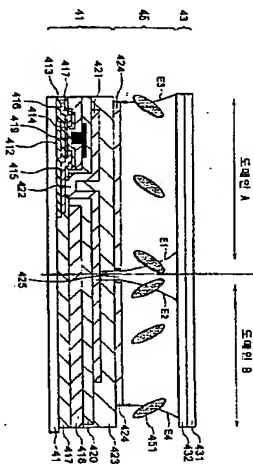
(51)Int. Cl. G02F 1/1337

(54) LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF MANUFACTURING THE SAME

(57) Abstract:

PURPOSE: To provide a VA(vertical alignment) type multidomain color liquid crystal display device, which can respond to a larger size of a substrate without requiring high accuracy of jointing between a TFT substrate and a counterposed substrate. CONSTITUTION: A pixel electrode 114, formed in the TFT substrate 100 side, is floated electrically by forming a control electrode 111. A slit 115 is formed in the pixel electrode 114 to obtain a multi-domain structure. A color filter 108 and a black matrix 109 are formed on the TFT substrate 100.

copyright KIPO & JPO 2002



Legal Status

Date of request for an examination (20010303)
Notification date of refusal decision ()
Final disposal of an application (registration)
Date of final disposal of an application (20030226)
Patent registration number (1003864430000)
Date of registration (20030522)
Number of opposition against the grant of a patent ()
Date of opposition against the grant of a patent ()
Number of trial against decision to refuse ()
Date of requesting trial against decision to refuse ()

특2001-0087321

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G02F 1/1337

(11) 공개번호 특2001-0087321
(43) 공개일자 2001년09월15일

(21) 출원번호	10-2001-0011039
(22) 출원일자	2001년03월03일
(30) 우선권주장	2000-058674 2000년03월03일 일본(JP)
(71) 출원인	닛본 덴기 가부시끼가이샤 가네코 히사시
(72) 발명자	일본국 도쿄도 미나토구 시바5조메 7방 1고 사카모토마치아키 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 스즈키데루아키 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 오카모토마모루 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 스즈키마사요시 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 이시이도시아 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 마쓰야마히로아키 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 가와다기요미 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 스즈키세이지 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 히라이요사히코 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 아마모토유지 일본국도쿄도미나토구시바5조메7방1고닛본덴기가부시끼가이샤나이 조익제
(74) 대리인	조익제

【실시예】

(54) 넓은 시야각을 가지며 제 조가 용이한 액정표시패널

요약

액정표시패널은 박막트랜지스터(TFT), 상기 TFT에 접속된 제어전극, 제어전극을 피복하는 평탄화막, 및 십자형 슬릿을 가지고 평탄화막상에 형성되어 제어전극과 절연된 화소전극을 포함한다. 반대측기판유닛은 소정의 공간으로 화소전극에 마주하는 반대전극을 가진다. TFT기판유닛과 반대측기판 사이에 배열된 액정 층은 음유전상수의 이방성을 가진 액정분자층을 구비한다. 전압이 제어전극과 반대전극 사이에 인가된 경우, 전기장은 그들 사이에 발생된다. 전기장은 화소전극에 형성된 십자형 슬릿에 따라 각 화소에서 액정 층을 4개의 도메인으로 분할한다.

도표도

도4

색인어

액정표시패널, 칼라액정표시패널

도면

도면의 간단한 설명

- 도 1은 종래 수직배향형 다중도메인액정표시패널의 부분단면도;
 도 2는 도 1의 액정표시패널에 있어서, 몰출부의 위치를 나타낸 개략도;
 도 3은 다른 종래 수직배향형 다중도메인액정표시패널의 부분 단면도;
 도 4는 본 발명의 바람직한 실시예에 따른 수직배향형 다중도메인액정표시패널의 부분 단면도;
 도 5는 도 4의 액정표시패널에 구비된 TFT기판유닛의 부분 단면도;
 도 6은 도 4의 액정표시패널에 있어서, 화소의 등가회로도;
 도 7a 내지 7g는 도 4의 액정표시패널에 이용된 TFT기판유닛의 제조단계; 및
 도 8은 도 4의 액정표시패널에 있어서, 변형예의 부분단면도이다.

***도면의 주요부분에 대한 부호의 설명**

- | | |
|----------------|----------------|
| 41 : TFT기판유닛 | 45 : 액정층 |
| 43 : 반대측기판유닛 | 411 : 제1투명절연기판 |
| 412 : 게이트전극 | 413 : 게이트절연막 |
| 414 : 반도체층 | 415 : 소스전극 |
| 416 : 드레인전극 | 417 : 패시베이션막 |
| 418 : 칼라필터층 | 419 : 블랙매트릭스 |
| 420 : 제1평탄화막 | 421 : 제어전극 |
| 422 : 접촉구멍 | 423 : 제2평탄화막 |
| 424 : 화소전극 | 425 : 십자형슬릿 |
| 431 : 제2투명절연기판 | 432 : 반대전극 |
| 451 : 액정분자 | |

본 발명의 상세한 설명

본 발명의 목적

본 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정표시패널, 특히 우수한 시각적 특성을 가진 다중도메인칼라액정표시패널에 관한 것이다.

본 발명이 이루고자 하는 기술적 과제

일반적으로, "응응" 매트릭스형의 액정표시(LCD)패널은 TFT기판유닛, TFT기판유닛에 대항하는 반대측기판유닛 및 TFT기판유닛과 반대측기판유닛 사이에 놓여있는 액정층을 포함한다. TFT기판유닛은 투명기판상의 각 화소에 대한 박막트랜지스터 및 화소전극을 구비한다. 반대측기판유닛은 투명기판상에 칼라필터층, 블랙 매트릭스 및 반대전극이나 공통전극을 구비하고 있다.

트위스트네마틱형(이하 TN형으로 한다.) LCD패널은 전술한 구조를 가진 종래 LCD패널로 잘 알려졌다. TN형 LCD패널은 액정층에 있는 액정분자들을 포함하고 있으며, 액정 분자들은 트위스트배향을 가진다. 트위스트배향은 TFT기판유닛측에서 소정의 방향에 평행한 제1방향 및 반대측기판유닛측에서 소정의 방향에 수직인 제2방향을 가진다. 즉, 상기 배향은 TFT기판유닛과 반대측기판유닛 사이에서 제1방향으로부터 제2방향으로 90도가 되도록 연속적으로 변하게 된다.

TN형 LCD패널은 TFT기판유닛의 외측면상에서 소정의 방향에 평행한 제1투과축을 가진 제1편광막을 가진다. 또한, TN형 LCD패널은 반대측기판유닛의 외측면상에서 소정의 방향에 수직인 제2투과축을 가진 제2편광막을 가진다.

이러한 구조에 의하여 제1편광막의 외측면에 입사된 광은 제1편광막을 통과할 때 선편광된다. 선편광되어 액정층에 입사된 광은 그 투과판의 회전으로 제2편광막을 지난다. 따라서 선편광된 광은 반대측기판유닛 면상에서 제2방향에 평행한 투과판을 가지며, 제2편광막을 통과할 수 있다. 투과판의 회전은 선광성과 액정층의 특급절에 의하여 야기된다.

전압이 화소전극과 반대전극 사이에 인가된 경우 화소전극과 반대전극 사이의 액정분자들은 재배열되어 그 종축들이 양쪽의 투명 기판에 수직하게 된다. 이 상태에서 제1편광막을 통하여 액정층으로 투과한 선편광의 광은 투과판의 회전없이 제2편광막으로 진행한다. 따라서 선편광은 제2방향에 수직인 투과판을 가지므로 제2편광막을 통과할 수 없다.

따라서, TN형 LCD패널은 액정층의 상태변화를 이용하여 광투과 및 차단을 제어하며 그에 의하여 특성 및

화면을 표시한다.

그러나, TN형 LCD패널은 좁은 시야각과 불충분한 시각적 특성을 가지는 문제점이 있다. 이것은 상기 패널이 액정층의 복굴절을 사용하기 때문이다.

이 문제점은 수직배향형(이하 VA형이라 한다) LCD패널에 의하여 해결된다. 상기 VA형 LCD패널은 음유전상수의 이방성이며 두 개의 투명기판에 수직인 배향을 가진 액정분자들을 포함한다.

VA형 LCD패널에 있어서, 전압이 화소전극과 반대전극 사이에 인가될 경우, 화소전극 및 반대전극은 초기 방향에 대해 경사진 전계를 발생하도록 설계된다. 상기 전계는 액정분자들을 한 방향으로 넘어지게 하여 액정분자들의 굴절률이 투명기판에 평행하게 된다. 따라서 상기 VA형 LCD패널은 액정층에서 광투과를 변화시킴으로써 특성 및/또는 화면을 표시할 수 있다.

각 화소를 다수의 도메인으로 나눔으로써, 상기 VA형 LCD패널은 넓은 시야각과 우수한 시각적 특성을 가질 수 있다. 각 도메인에서 액정분자들은 다른 도메인들과 다른 소정의 방향으로 넘어진다. 그러한 VA형 LCD패널은 다중도메인LCD패널이라고 부른다.

화소에서 도메인들을 형성하는 몇몇 방법들이 알려져 있다. 예를 들면 도메인들은 경사(예를 들면 돌출부, 오목부)를 반대전극 및/또는 화소전극상에 형성함으로써 형성될 수 있다. 또한 도메인들은 반대전극 및/또는 화소전극에서 화소에 대하여 최소한 하나의 슬릿을 형성함으로써 형성될 수 있다. 또한, 화소전극 및/또는 반대전극을 분할함으로써 얻어질 수 있다.

우수한 시각적 특성 및 고화질을 얻기 위하여, 도메인들 사이의 경계가 소정의 위치에 정확히 위치해야 한다. 액정분자들이 경계에서 불연속적이기 때문에 경계들과 소정의 위치를 사이의 차이는 화질을 저하시킨다.

최근, LCD패널의 크기는 더욱 커지고 있다. 즉 투명기판의 크기는 커지고 있다. 기판의 크기가 증가함에 따라, 그들 사이의 위치차는 커진다. 따라서, 각 화소는 정확히 도메인들로 분할되지 않는다. 이런 현상은 반대투과판유닛이 경사 및/또는 슬릿을 가지고 있는 경우 현저하다.

또한, 반대투과판유닛이 컬러필터층과, 블랙매트릭스를 가지는 경우, 기판유닛들 사이의 위치차는 수많은 어퍼처(aperture)의 변형을 야기한다. 즉, LCD패널의 투과도는 이 경우 저하된다.

따라서 본 발명의 목적은 우수한 시각적 특성을 가진 수직배향형 다중도메인컬러액정표시패널을 제공하는 것이다.

본 발명의 다른 목적은 컬러필터를 가진 TFT기판유닛, 블랙매트릭스, 및 TFT기판상에서 방향제어구조를 가진 수직배향형 다중도메인컬러액정표시패널을 제공하는 것이다.

본 발명의 또 다른 목적은 크기의 확대에 따른 화질의 저하를 제어할 수 있는 수직배향형 다중도메인컬러액정표시패널을 제공하는 것이다.

한편, 본 발명의 다른 목적은 쉽게 제작할 수 있는 표시패널을 제공하는 것이다.

본 발명의 다른 목적은 이하에서 설명하기로 한다.

본 발명의 구성 및 작용

본 발명의 일면에 의하면, 액정표시패널은 제1기판, 제1기판상에 형성된 TFT트랜지스터, TFT트랜지스터에 접속하도록 제1기판상에 형성된 화소전극, 제1기판에 대항되는 제2기판, 제2기판상에서 소정의 간격으로 화소전극에 마주하도록 형성된 반대전극, 및 화소전극과 반대전극 사이에 배설된 액정층을 구비한다. 상기 액정표시패널은 화소전극 대신에 제1기판상에 형성된 제1제어전극을 포함한다. 절연막은 제1제어전극을 피복하도록 제1기판상에 형성된다. 소정의 위치에서 슬릿을 가진 부동전극(floating electrode)은 소정의 간격으로 반대전극에 마주하도록 절연막상에 형성된다.

본 발명의 다른 면의 제조방법은 제1기판, 제1기판상에 형성된 TFT트랜지스터, TFT트랜지스터에 접속하도록 제1기판상에 형성된 화소전극, 제1기판에 대항되는 제2기판, 제2기판상에서 소정의 간격으로 화소전극에 마주하도록 형성된 반대전극, 및 화소전극과 반대전극 사이에 배설된 액정층을 구비한 액정표시패널을 제조하는 방법이다. 상기 제조방법은 화소전극 대신에 제1기판상에 제1제어전극을 형성하는 단계, 제1제어전극을 피복하도록 제1기판상에 절연막을 형성하는 단계, 소정의 간격으로 반대전극에 마주하도록 절연막상에 부동전극을 형성하는 단계, 및 소정의 위치에서 슬릿을 형성하기 위하여 부동전극을 부분적으로 제거하는 단계를 포함한다.

본 발명의 또 다른 면에 의하면, 액정표시패널은 제1투명기판, 제2투명기판, 제1투명기판과 제2투명기판 사이에 끼워진 액정층, 및 컬러필터층을 구비한다. 상기 액정층은 다수의 도메인으로 분할된 상태로 구동된다. 상기 액정표시패널은 제1투명기판상에 형성된 게이트배스를 포함한다. 데이터배스는 게이트배스로부터 절연되고 게이트배스에 수직하도록 제1투명기판상에 형성된다. 박막트랜지스터는 제1투명기판상에 형성되어 게이트배스 및 데이터배스에 접속된다. 제1평탄화막은 게이트배스, 데이터배스 및 박막트랜지스터를 피복하도록 제1투명기판상에 형성된 컬러필터층상에 형성된다. 제2평탄화막은 제1투명기판과 제2투명기판 사이에 끼워진 액정층, 및 컬러필터층을 구비한다. 상기 액정층은 다수의 도메인으로 분할된 상태로 구동된다. 상기 액정표시패널은 제1투명기판상에 형성된 게이트배스를 포함한다. 데이터배스는 게이트배스로부터 절연되고 게이트배스에 수직하도록 제1투명기판상에 형성된다.

본 발명의 또 다른 면에 의하면, 액정표시패널은 제1투명기판, 제2투명기판, 제1투명기판과 제2투명기판 사이에 끼워진 액정층, 및 컬러필터층을 구비한다. 상기 액정층은 다수의 도메인으로 분할된 상태로 구동된다. 상기 액정표시패널은 제1투명기판상에 형성된 게이트배스를 포함한다. 데이터배스는 게이트배스로부터 절연되고 게이트배스에 수직하도록 제1투명기판상에 형성된다.

박막트랜지스터는 제1투명기판상에 형성되어 게이트배스 및 데이터배스에 접속된다. 제2투명기판은 제1투명

기관상에 형성된 칼라필터층상에 형성된다. 도메인을 제어하기 위한 전압을 공급하기 위해서 제어전압은 상기 칼라필터층에 형성된 접촉구멍을 통하여 박막트랜지스터에 접속된다. 평탄화막은 제어전극상에 형성된다. 화소전극은 평탄화막상에 형성되며, 제어전극으로부터 절연된다.

본 발명의 또 다른 면인 제조방법은 제1투명기관, 제2투명기관, 제1투명기관과 제2투명기관 사이에 삽입된 액정층, 및 칼라필터층을 구비한 액정표시 패널을 제조하는 방법이다. 상기 액정층은 다수의 도메인으로 분할된 상태로 구동된다. 상기제조방법은 제1투명기관상에서 게이트전극 및 게이트전극에 연속하는 게이트버스를 형성하는 단계, 게이트전극과 게이트버스를 피복하도록 제1투명기관상에 게이트절연막을 형성하는 단계, 게이트전극 위에 있는 게이트절연막상에 형성된 반도체 층을 형성하는 단계, 제1투명기관상에서 반도체층에 접속되는 소스전극, 반도체층에 접속되는 드레인전극, 및 소스전극에 연속하는 데이터버스를 형성하는 단계, 소스전극을 노출시키도록 제1투명기관상에 패시베이션막을 형성하는 단계, 소정의 면적으로 패시베이션막상에 칼라필터층을 형성하는 단계, 패시베이션막의 노출된 영역상에 블랙매트릭스를 형성하는 단계, 소스전극에 접속하도록 칼라필터층상에 제어전극을 형성하는 단계, 제어전극을 피복하도록 평탄화막을 형성하는 단계, 및 제어전극으로부터 절연되도록 평탄화막상에 화소전극을 형성하는 단계를 포함한다.

먼저 본 발명을 보다 쉽게 이해하기 위하여, 도 1을 참조하면서 종래 수직배향형 다중도메인칼라액정표시 패널을 설명하기로 한다.

도 1에 있어서, 액정표시(LCD)패널은 TFT기판유닛(11), TFT기판유닛(11)에 대향하는 반대측기판유닛(12), 및 액정층(13)을 포함한다. 도 1은 액정표시유닛에 있어서 하나의 화소를 나타내고 있지만, 액정디스플레이는 매트릭스로 배열된 다수의 화소를 가진다.

TFT기판유닛(11)은 제1투명절연기관(111), 제1기관(114)상에 형성된 각 화소용의 박막트랜지스터(TFT)(112), 및 TFT(112)의 소스전극에 연결된 화소전극(113)을 포함한다. 화소전극(113)은 도 1의 전면 및 배면 방향으로 뻗어있는 상면과 측면의 단면을 가진 제1몰출부(114)를 가진다.

반대측기판유닛(12)은 제2투명절연기관(121), 제2기관(124)상에 형성된 칼라필터(122), 블랙매트릭스(123) 및 반대전극(124)을 포함한다. 반대전극(124)은 도 1의 전면과 후면방향을 뻗어있고 삼각형의 단면으로 된 제2몰출부(125)를 가진다. 제1몰출부(114) 및 제2몰출부(125)는 양자택일적으로 도 1에서 가로 방향으로 배열된다. 각 화소전극(113) 및 반대전극(124) 아래에 부가적 절연막을 선택적으로 증착함으로써 제1 및 제2몰출부(114 및 125)를 형성하는 것은 쉽다. 제1 및 제2몰출부(114 및 125)는 사다리꼴형이여도 좋다.

액정층(13)은 음유전상수의 이방성을 가진 다수의 액정분자들을 구비한다. 전압이 화소전극(113) 및 반대전극(124)에 인가되지 않는 경우, 액정분자(131)들은 화소전극(113) 및 반대전극(124)의 면에 수직하게 되려는 경향이 있다. 따라서, 몰출부(114 및 125)의 근처에 있는 액정분자(131)들은 몰출부(114 및 125) 면에 수직하고 화소전극(113) 및 반대전극(124)의 주면에 비스듬히 된다. 액정분자(131)들의 경사는 근처에 있는 액정분자(131)들에 영향을 미친다. 몰출부(114 및 125)는 삼각형단면을 가지고 있기 때문에, 액정분자(131)들은 각 몰출부(114 및 125)의 근처에서 반대방향으로 기울어진다. 예를 들면, 도 1에 있어서, 액정분자(131)들은 도메인 A에서 오른쪽으로 기울어지고 도메인 B에서 왼쪽으로 기울어진다.

전압이 화소전극(113) 및 반대전극(124) 사이에 인가될 경우, 액정분자(131)들은 경사방향으로 넘어져 화소전극(113) 및 반대전극의 주면에 평행하게 된다.

전술한 바와 같이, 도메인은 종래 VA형 칼라LCD패널의 각 화소에 제공된다. 몰출부(114 및 125)는 각 화소에서 도메인의 수를 증가시키기 위하여 도 2에 나타난 바와 같이 지그재그로 형성될 수도 있다.

그러한 LCD패널은 일본의 공개특허공보 7-311383에 개시되었다. 본 공보에서는 화소전극 및/또는 반대전극에 형성된 슬릿이나 개구창(opening window)을 이용하여 도메인을 형성하는 기술이 개시되었다.

다른 종래 VA형 다중도메인LCD패널을 도 3에 간략화하여 나타내었다. 상기 LCD패널은 화소전극(32) 및 데이터버스가 형성된 제1투명절연기관(31)을 포함한다. 반대전극(35)이 형성된 제2투명절연기관(34)은 제1투명절연기관(31)에 대향하고 있다. 반대전극(35)은 화소전극(32)에 마주하는 슬릿이나 개구창(36)을 가진다. 제1 및 제2투명기관(31 및 34) 사이에 배치된 액정층은 다수의 액정분자(37)들을 구비한다. 전압이 화소전극(32)과 반대전극(35) 사이에 인가되지 않는 경우, 액정분자(37)들은 제1 및 제2 기관(31 및 34)에 수직하게 배열된다.

전압이 화소전극(32)과 반대전극(35) 사이에 인가된 경우, 도 3에서 전기력선(38)으로 나타낸 전기장이 액정층에서 발생된다. 액정분자(37)들은 전기력선(38)에 수직하도록 전기장에 의하여 재배열된다. 화소전극(32)의 단과 반대전극(35)의 슬릿(36)이 전기력선(38)을 휘어지게 하는 한, 도 3에서 화살표로 나타낸 것처럼 액정분자(37)들은 슬릿(36)의 근처에서 반대방향으로 돌게 된다.

그러한 LCD패널은 일본 공개특허공보 10-96929 및 일본 특허공보 2565639에 개시되어 있다.

도 4내지 7을 참조하면서, 본 발명의 바람직한 실시예에 따른 VA형 칼라다중도메인액정표시패널을 상세히 설명하기로 한다. 비록 LCD패널은 매트릭스형으로 배열된 다수의 화소를 구비하고 있지만, 이하에서 화소 중의 하나에 주의를 기울여야 한다.

도 4에 있어서, LCD패널은 각 화소용의 박막트랜지스터(TFT)가 형성된 TFT기판유닛(41)을 포함한다. TFT는 이하에서 기술되는 액정분자들을 구동하기 위한 스위칭 소자로서의 역할을 한다. 반대측기판유닛(43)은 소정의 간격으로 TFT기판유닛(41)에 마주하고 있다. 액정층(45)은 TFT기판유닛(41)과 반대기판유닛(43) 사이에 배치된다. LCD패널은 각각의 TFT기관(41) 및 반대측기관(43)의 외면상 배치된 한쌍의 편광판(도시되어있지 않음)을 더 포함한다.

TFT기판유닛(41)은 제1투명절연기관(411)을 가진다. 게이트전극(412)은 도 5의 게이트버스(51)와 함께 TFT기관(41)상에 형성된다. 게이트절연막(413)은 게이트전극(412)을 피복하도록 제1기관(411)상에 증착된다. 반도체층은 게이트전극(412)위에 있는 게이트절연막(413)상에 증착된다. 소스전극(415) 및 드레인전

극(416)은 반도체층(414)과 겹치도록 게이트절연막(413)상에 증착된다. 소스전극(415) 및 드레인전극(416)은 도 5의 데이터버스(52)와 함께 형성된다. 데이터버스중의 하나는 드레인전극(416)과 연속되어 있다. 상기 TFT는 게이트전극(412), 게이트절연막(413), 반도체층(414), 소스전극(415) 및 드레인전극(416)으로 구성된다.

또한, TFT기판유닛(41)은 반도체층(414), 소스전극(415) 및 드레인전극(416)을 피복하는 패시베이션막(417)을 가진다. 칼라필터층(418)은 패시베이션막(417)상에 증착된다. 칼라필터층(418)은 적색, 녹색, 및 청색의 필터를 구비한다. 블랙매트릭스(419)는 광을 차단하기 위하여 칼라필터층(418)에 형성된 개구를 통하여 패시베이션막(417)의 노출영역상에 형성된다. 정확히 말하면, 개구는 색이 서로 다른 두 개의 칼라필터 사이의 갭이다. 즉, 도 4는 각 막의 열 위치를 정확히 나타내지 않는다. 제1평탄화막(420)은 칼라필터층(418)상에 배치되고 블랙매트릭스(419)를 피복한다. 제어전극(421)은 제1평탄화막(420)상에 배치된다. 제어전극(421)은 접촉구멍(422)을 통하여 소스전극(415)에 연결된다. 접촉구멍은 패시베이션막(417) 및 칼라필터층(418)에서 형성되며 제1평탄화막(420)으로 피복된다. 제2평탄화막(423)은 제어전극(421)을 피복하도록 제1평탄화막(420)상에 배치된다. 화소전극(424)은 전기적 부동상태(electric floating state)에 있도록 제2평탄화막(423)상에 증착된다. 화소전극(424)은 부동전극이라고 불린다. 화소전극(424)은 십자형 슬릿(425)(도 5참조)을 가진다. 제1수직배향막(도시되어있지 않음)이 제2평탄화막(423)상에 배치되어 화소전극(424)을 피복한다.

반대측기판유닛(43)은 제2투영절연가판(431) 및 반대측기판(43)상에 형성된 반대전극(432)을 가진다. 제2수직배향막(도시되어있지 않음)은 반대전극(432)상에 배치되어 반대전극(432)을 피복한다. 제2수직배향막은 제1수직배향막과 소정의 간격으로 마주하고 있다.

액정층(45)은 제1수직배향막과 제2수직배향막 사이에 밀봉되어 있으며, 용유전상수의 이방성을 가진 액정 분자(451)들을 가진다.

다음으로, LCD의 작동은 도 4와 함께 도 5 및 도 6을 참조하면서 설명한다.

도 5에 나타난 화소의 액정층(45)을 구동하기 위하여, 화소의 게이트전극(412)에 연결된 게이트버스(51)가 선택될 경우, 기록전압(writing voltage)은 화소의 드레인전극(416)에 연결된 데이터버스(52)에 인가된다. 즉, 게이트버스(51)가 선택될 경우 화소의 TFT(53)는 on상태로 전환된다. 이 상태에서 데이터버스(52)에 인가된 기록전압은 드레인전극(416) 및 소스전극(415)을 통하여 제어전극(412)에 인가된다. 반대전극(432)은 접지되어 있기 때문에 제어전극(421)과 반대전극(432)사이의 전압차가 야기된다. 따라서 액정층(45)에서 전기장이 발생된다. 액정분자(451)들은 전기장에 의하여 재배열되며, 그 단축들은 전기장의 방향에 평행하게 된다. 즉, 액정분자(451)들은 화소전극(424)과 반대전극(432)에 평행하게 된다.

여기서, 화소전극(424)은 $\Delta V_{pix} = C_{ctrl} / (C_{ctrl} + C_{ic}) \times \Delta V_{ctrl}$ 로 주어지는 전위 ΔV_{pix} (절대치)를 가진다. 여기서, C_{ctrl} 은 제어전극(421)과 화소전극(424) 사이의 전기용량(결합전기용량이라고 불린다)이고, C_{ic} 은 화소전극(424)과 반대전극(432) 사이의 전기용량(액정전기용량이라고 불린다)이고, ΔV_{ctrl} 은 제어전압(절대치)이다. 또한, 화소의 등가회로를 도 6에 나타내었다.

전술한 바와 같이 화소전극은 슬릿(425)을 가진다. 제어전압 ΔV_{ctrl} 이 전위 ΔV_{pix} 보다 크기 때문에 전기력선 E1 및 E2로 표시된 바와 같이, 슬릿(425) 근처에서 전기장은 기울어지게 된다. 또한, 전기력선 E1 및 E2에 평행한 전기력선 E3 및 E4로 표시된 바와 같이, 전기장은 화소전극(424)의 단 근처에서 기울어지게 된다. 따라서 전기장은 도 4의 화소에서 도메인 A 및 도메인 B를 확실하게 형성한다. 도 4에 있어서, 전기장은 일반적으로 도메인 A에서는 약간 오른쪽으로 기울어지고, 도메인 B에서는 약간 왼쪽으로 기울어진다. 액정분자(451)들은 전기장에 의하여 각 도메인에서 서로 다른 방향으로 기울어진다. 도 5에 나타난 것처럼 슬릿(425)이 정확하게 십자형을 가진 한, 액정분자들은 도 5의 화살표로 나타난 방향으로 전기장의 발생과 소멸에 따라 액정분자들은 넘어지게 된다. 그러므로, 4개의 도메인들은 각 화소에서 시각적 특성을 서로 보상하여 우수한 시각적 성능을 상기 LCD패널에서 얻을 수 있다.

다음으로, 상기 LCD패널의 제조방법에 대하여 상세히 설명하고자 한다.

먼저, TFT기판(41)의 제조단계는 도 7a 내지 7f를 참조하여 설명한다.

도 7a에 나타난 바와 같이, 투영절연가판(411)은 준비되며, 예를 들면 유리로 만들어진다. 다음에는 두께가 100 내지 300nm인 전도막이 알루미늄, 폴리비덴, 크롬 등을 이용한 스퍼터법에 의하여 기판(411)상에 증착된다. 전도막은 게이트전극(412) 및 게이트버스(51)를 형성하기 위하여 사진기술로 패턴화된다. 절연막 및 반도체막은 연속적으로 게이트전극(412)과 게이트버스(51)를 가진 기판(411)의 꼭대기면상에 증착된다. 절연막은 예를 들면, 질화실리콘막이고 두께가 200 내지 400 nm이다. 반도체막은 예를 들면, 아모르프스실리콘막이고 두께가 100 내지 400nm이다. 반도체막은 반도체층(414)을 형성하기 위하여 사진기술로 패턴화된다. 그 후에 절연막은 게이트절연막(413)을 형성하기 위하여 사진기술로 패턴화된다. 두께가 100 내지 300nm인 전도막은 스퍼터법으로 폴리비덴, 크롬 등을 이용하여 상기 막을 가진 기판(411)의 꼭대기면상에 형성되고, 소스전극(415) 및 드레인전극(416)을 형성하기 위하여 패턴화된다. 두께가 200 내지 400nm인 질화실리콘막과 같은 절연막이 CVD법으로 상기 막을 가진 기판(411)의 꼭대기면상에 증착되고, 패시베이션막(417)을 형성하기 위하여 부분적으로 제거된다. 패시베이션막(417)은 소스전극(415)에 대응하는 소정의 위치에서 개구부를 가진다.

다음에는, 도 7b에 나타난 바와 같이, 만료가 혼합된 마크릴계 감광성레지스트층이 스프인코팅법에 의하여 패시베이션막(417)에 도포된다. 두께가 1 내지 2μm인 마크릴계 감광성 레지스트층은 칼라필터층(418)을 형성하기 위하여 사진기술로 패턴화된다. 이 단계에서 적색, 녹색 및 청색의 칼라필터가 차례로 형성된다. 블랙매트릭스(419)는 같은 방법으로 소정의 위치에서 형성된다.

다음에는, 도 7c에 나타난 바와 같이, 두께가 2 내지 4μm인 제1평탄화막(420)을 형성하기 위하여 양성형의 마크릴계 감광성 레지스트층이 스프인코팅법으로 칼라필터층(418) 및 블랙매트릭스(419)에 도포된다. 패시베이션막(417)의 개구부를 통하여 소스전극(415)을 부분적으로 노출시키는 접촉구멍(422)을 형성하기 위하여 제1평탄화막(420)은 사진기술로 패턴화된다.

다음에는, 도 7d에 나타낸바와 같이, 두께가 50 내지 100nm의 전도막이 접속구멍(422)에 있는 노출된 면을 피복하도록 제1평탄화막(420)상에 ITO 등을 사용하여 스퍼터법으로 증착된다. 상기 전도막은 제어전극(421)을 형성하기 위하여 사진기술로 패턴화된다.

다음에는, 도 7e에 나타낸바와 같이, 두께가 0.1 내지 0.5 μ m인 제2평탄화막(423)을 형성하기 위하여 스프인 코팅법으로 제어전극(421) 및 노출된 평탄화막(420)에 양성형의 아크릴계 감광성 레지스트층이 도포된다.

마지막으로, 도 7f에 나타낸바와 같이, 두께가 50 내지 100nm인 전도막이 ITO 등을 사용한 스퍼터법으로 제2평탄화막(423)상에 증착된다. 상기 전도막은 화소전극(424)을 형성하기 위하여 사진기술로 패턴화된다.

전술한 바에 의하여, TFT기판유닛(41)이 완성된다.

반대측기판유닛(43)에 관해서, 예를 들면, 유리로 이루어진 투명기판이 준비되고, 예를 들면, ITO로 이루어진 전도막이 두께가 80 내지 100nm되도록 스퍼터법으로 상기 기판상에 증착된다. 상기 전도막은 반대전극(432)으로 역할을 한다.

TFT기판유닛(41)은 LCD패널을 형성하기 위하여, 이하에서 설명되는 바와 같이, 반대측기판유닛(43)에 결합된다. 먼저 수직배향막은 TFT기판유닛(41) 및 반대측기판유닛(43)의 각 반대면들상에 증착된다. 예를 들면, 수직배향막들은 인쇄법(printing method)에 의하여 형성된다. 또한, Nitron화학회사에서 생산된 SE-1211등이 수직배향막의 재료로 사용된다.

다음에는, 구형의 스페이서가 반대측기판유닛(43)의 표면에 부착되는 한편, TFT기판유닛(41) 표면상에서 소정의 위치에 밀봉재가 배치된다. 그 후에는 TFT기판유닛(41)과 반대측기판유닛(43)은 서로 결합된다. 이 상태에서, 밀봉재는 가열되어 경화된다. TFT기판(41) 및 반대측기판(43)의 결합은 소정의 모양으로 절단된다.

다음에는, 음극전장수입이방성을 가진 네마틱액정분자들이 두 개의 밀봉재 사이에 남아있는 주입공간을 통하여, TFT기판유닛(41)과 반대측기판유닛(43)사이에 형성된 공간으로 주입된다. 그 후에 주입구는 감광성의 수지로 밀봉된다.

다음에는, 음의 보상막(negative compensation film)이 TFT기판(41)과 반대측기판(43)의 각 외면들상에 부착된다. 편광판은 각 음의 보상막들에 부착되어 그들의 투과축들이 서로 수직하게 된다. 이상에 의하여 LCD패널이 완성된다.

필요한 주변회로나 구동회로는 LCD패널에 접속되어 다중도메인칼러LCD장치로 형성된다.

발명의 효과

전술한 바에 의하여 얻어진 LCD 장치는 높은 콘트라스트, 넓은 시야각 및 우수한 시각적 특성을 안정적으로 갖는다. 제어전극(421)과 화소전극(424) 사이에서 발생되어 경사진 전기력선, 더 내지, 더 가전 전기장에 의하여, 액정층(45)이 적면하게 각 화소의 도메인들로 분할된다.

또한, 칼러필터(418), 블랙매트릭스(419), 및 슬릿이 TFT기판유닛(41)에서 형성되므로 TFT기판유닛(41)이 반대측기판유닛(43)에 정확하게 매치될 필요는 없다. 따라서, 상기 LCD패널은 크기를 확대시키기에 적합하다.

본 발명의 바람직한 실시예와 관련하여 계속해서 설명되는 동안, 상기 기술에 대해 숙련된 사람들은 본 발명을 다양한 다른 방법으로 실용화하는 것이 얼마든지 가능하다. 예를 들면, 제1평탄화막(420)은 도 8에서 나타낸 바와 같이, 상기 LCD패널의 구조를 단순화하기 위하여 생략할 수도 있다.

(5) 발명의 범위

형구항 1

액정표시패널에 있어서, 제1기판, 상기 제1기판상에 형성된 TFT트랜지스터, 상기 TFT트랜지스터에 접속하도록 상기 제1기판상에 형성된 화소전극, 상기 제1기판에 대향하는 제2기판, 소정의 간격으로 상기 화소전극에 마주하도록 상기 제2기판상에 형성된 반대전극, 및 상기 화소전극과 상기 반대전극 사이에 배치된 액정층을 구비하고,

상기 화소전극 대신에 상기 제1기판상에 형성된 제어전극;

상기 제어전극을 피복하도록 상기 제1기판상에 형성된 절연막; 및

소정의 위치에서 슬릿을 가지며 상기 소정의 간격으로 상기 반대전극에 마주하는 상기 절연막상에 형성된 부동전극을 포함하는 액정표시패널.

형구항 2

제1항에 있어서, 상기 슬릿이 화소에서 다수의 도메인들을 결정하는 액정표시패널.

형구항 3

제2항에 있어서, 상기 슬릿은 십자형을 가진 액정표시패널.

형구항 4

제1항에 있어서, 상기 액정표시패널은 칼러필터를 더 포함하고, 상기 칼러필터는 상기 제1기판상에 형성된 액정표시패널.

청구항 5

제1항에 있어서, 상기 액정표시패널은 블랙매트릭스를 더 포함하고, 상기 블랙매트릭스는 상기 제1기판상에 형성된 액정표시패널.

청구항 6

제1항에 있어서, 상기 액정층은 음극전극의 이방성을 가지며 상기 제1 및 제2기판에 수직한 방향의 배향을 가진 액정분자들을 구비한 액정표시패널.

청구항 7

제1기판, 상기 제1기판상에 형성된 TFT트랜지스터, 상기 TFT트랜지스터에 접속하도록 상기 제1기판상에 형성된 화소전극, 상기 제1기판에 대향하는 제2기판, 소정의 간격으로 상기 화소전극에 마주하는 상기 제2기판상에 형성된 반대전극, 및 상기 화소전극과 상기 반대전극 사이에 배열된 액정층을 구비한 액정표시패널의 제조방법에 있어서,

상기 화소전극 대신에 상기 제1기판상에 제어전극을 형성하는 단계;

상기 제어전극을 파복하도록 상기 제1기판상에 절연막을 형성하는 단계;

상기 소정의 간격으로 상기 반대전극에 마주하도록 상기 절연막상에 부동전극을 형성하는 단계; 및

소정의 위치에서 슬릿을 형성하기 위하여 상기 부동전극을 부분적으로 제거하는 단계를 포함하는 액정표시패널의 제조방법.

청구항 8

제1투명기판, 제2투명기판, 상기 제1투명기판과 상기 제2투명기판 사이에 삽입된 액정층, 및 칼라필터층을 구비하며, 상기 액정층은 다수의 도메인들로 분할된 상태로 구동되며,

상기 제1투명기판상에 형성된 게이트버스;

상기 게이트버스로부터 절연되고 상기 게이트버스에 수직하도록 상기 제1투명기판상에 형성된 데이터버스;

상기 제1투명기판상에 형성되며 상기 게이트버스 및 상기 데이터버스에 접속된 박막트랜지스터;

상기 게이트버스, 상기 데이터버스 및 상기 박막트랜지스터를 파복하도록 상기 제1투명기판상에 형성된 상기 칼라필터층상에 형성된 제1평탄화막;

상기 제1평탄화막상에 형성되며, 상기 도메인들을 제어하는 전압을 공급하기 위하여 상기 제1평탄화막과 상기 칼라필터층에 형성된 접촉구멍을 통하여 상기 박막트랜지스터에 접속된 제어전극;

상기 제어전극상에 형성된 제2평탄화막; 및

상기 제2평탄화막상에 형성되며 상기 제어전극으로부터 절연된 화소전극을 포함하는 액정표시패널.

청구항 9

제8항에 있어서, 상기 제2투명기판상에 형성된 반대전극을 더 포함하고, 상기 화소전극은 상기 제어전극과 상기 반대전극 사이의 전압차에 의하여 결정되는 전위, 상기 제어전극과 상기 화소전극 사이의 전기용량, 및 상기 화소전극과 반대전극 사이의 전기용량을 가진 액정표시패널.

청구항 10

제8항에 있어서, 상기 액정층은 상기 제1 및 제2투명기판에 수직한 배향의 방위를 갖는 액정분자들을 구비하며, 상기 액정층은 수직배향의 모드로 작동하는 액정표시패널.

청구항 11

제8항에 있어서, 상기 화소전극은 액정층을 상기 도메인들로 분할하는 슬릿을 가진 액정표시패널.

청구항 12

제1투명기판, 제2투명기판, 상기 제1투명기판과 상기 제2투명기판 사이에 삽입된 액정층, 및 칼라필터층을 구비하고, 상기 액정층은 다수의 도메인들로 분할된 상태로 구동되고,

상기 제1투명기판상에 형성된 게이트버스;

상기 게이트버스로부터 절연되고 상기 게이트버스에 수직하도록 상기 제1투명기판상에 형성된 데이터버스;

상기 제1투명기판상에 형성되고 상기 게이트버스 및 상기 데이터버스에 접속된 박막트랜지스터;

상기 제1투명기판상에 형성된 상기 칼라필터층상에 형성되며, 상기 도메인들을 제어하는 전압을 공급하기 위하여 상기 칼라필터층에 형성된 접촉구멍을 통하여 상기 박막트랜지스터에 접속된 제어전극;

상기 제어전극상에 형성된 평탄화막; 및

상기 평탄화막상에 형성되며 상기 제어전극으로부터 절연된 화소전극을 포함하는 액정표시패널.

청구항 13

제12항에 있어서, 상기 액정표시패널은 상기 제2투명기관상에 형성된 반대전극을 더 포함하고, 상기 화소전극은 상기 제어전극과 상기 반대전극 사이의 전압차에 의하여 결정되는 전위, 상기 제어전극과 상기 화소전극 사이의 전기용량, 및 상기 화소전극과 반대전극 사이의 전기용량을 가지는 액정표시패널.

청구항 14

제12항에 있어서, 상기 액정층은 상기 제1 및 제2 투명기관에 수직한 배향의 방위를 갖는 액정분자들을 구비하고, 상기 액정층은 수직배향의 모드에서 작동하는 액정표시패널.

청구항 15

제12항에 있어서, 상기 화소전극은 액정층을 상기 도메인들로 분할하는 슬릿을 가진 액정표시패널.

청구항 16

제1투명기관, 제2투명기관, 상기 제1투명기관과 상기 제2투명기관 사이에서 삽입된 액정층, 및 칼라필터층을 구비하고, 상기 액정층은 다수의 도메인들로 분할된 상태로 구동되는 액정표시패널의 제조방법에 있어서,

상기 제1투명기관상에 게이트전극 및 상기 게이트전극에 연속하는 게이트버스를 형성하는 단계;

상기 게이트전극 및 상기 게이트버스를 피복하도록 상기 제1투명기관상에 게이트절연막을 형성하는 단계;

상기 게이트전극 위에 있는 상기 게이트절연막상에 형성된 반도체층을 형성하는 단계;

반도체층에 접속된 소스전극, 반도체층에 접속된 드레인전극, 및 상기 제1투명기관의 상기 소스전극에 연속하는 데이터버스를 형성하는 단계;

상기 소스전극을 도출하도록 상기 제1투명기관상에 패시베이션막을 형성하는 단계;

상기 패시베이션막에서 소정의 면적을 갖는 칼라필터층을 형성하는 단계;

상기 패시베이션막이 노출된 영역상에 블랙매트릭스를 형성하는 단계;

상기 소스전극에 접속하도록 상기 칼라필터층상에 제어전극을 형성하는 단계;

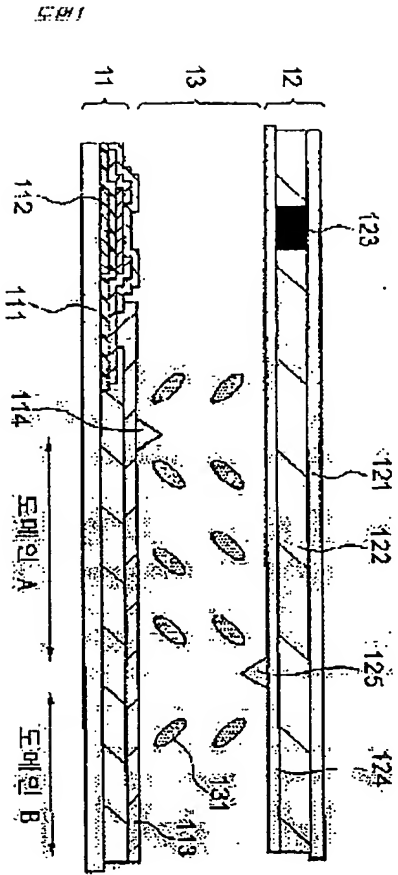
상기 제어전극을 피복하는 평탄화막을 형성하는 단계; 및

상기 제어전극으로부터 절연되도록 상기 평탄화막상에 화소전극을 형성하는 단계를 포함하는 액정표시패널의 제조방법.

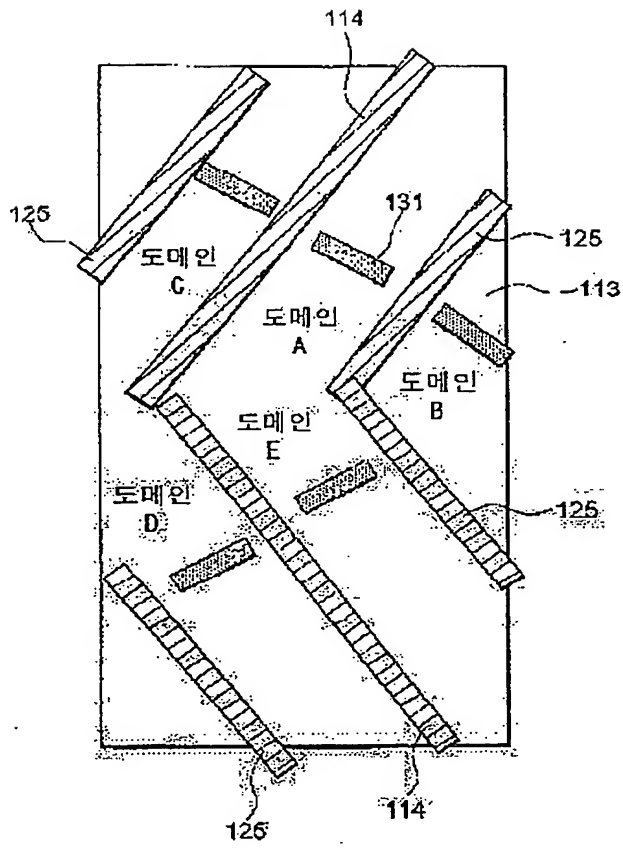
청구항 17

제16항에 있어서, 상기 제어전극이 형성되기 전에 상기 칼라필터 및 상기 블랙매트릭스상에 부가적인 평탄화막을 형성하는 단계를 더 포함하고, 상기 제어전극이 상기 부가적인 평탄화막상에 형성되는 액정표시패널의 제조방법.

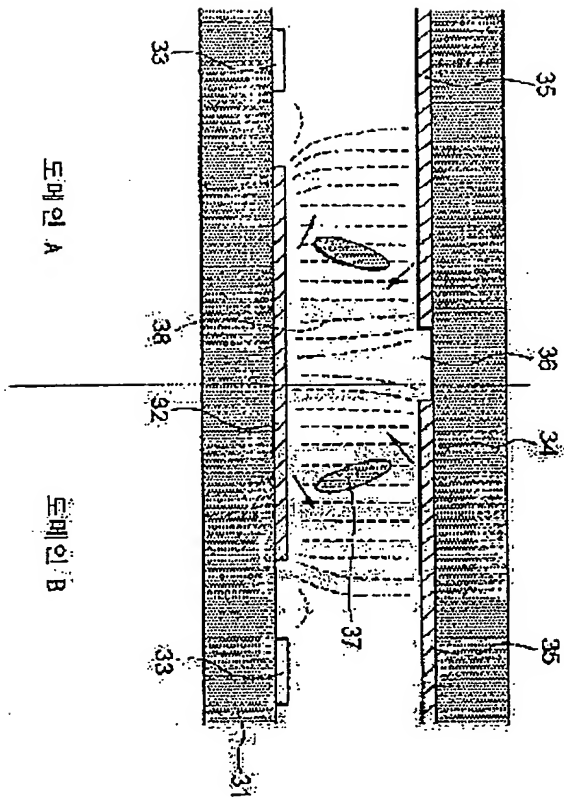
도면

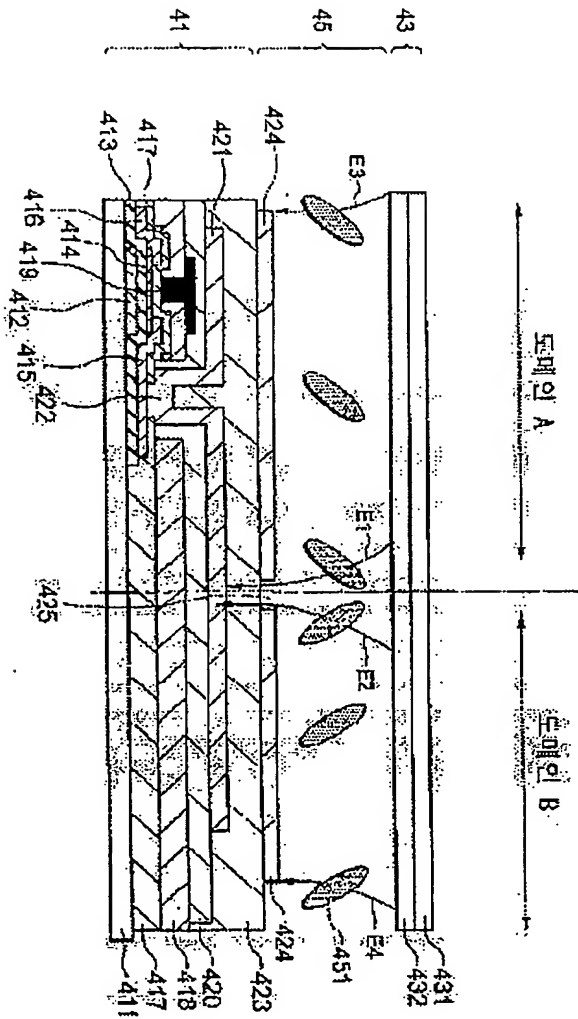


도 12

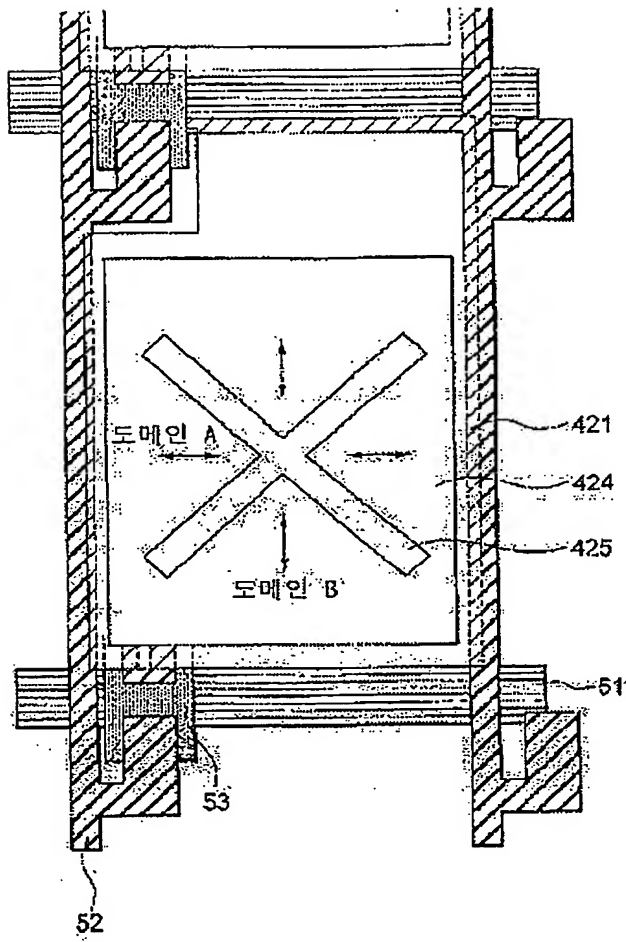


도면 3

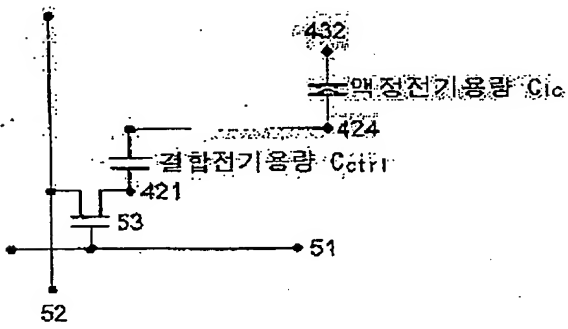




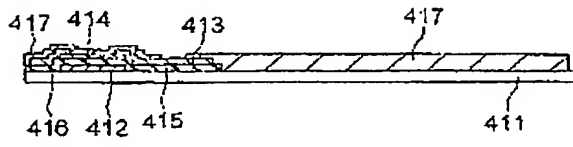
도면5



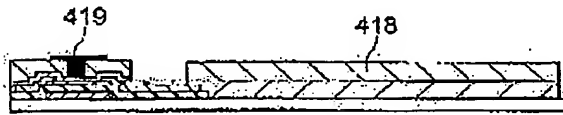
도면B



도 7a



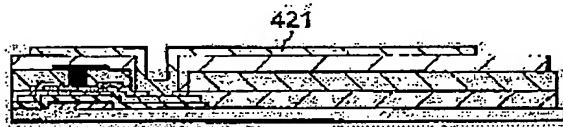
도 7b



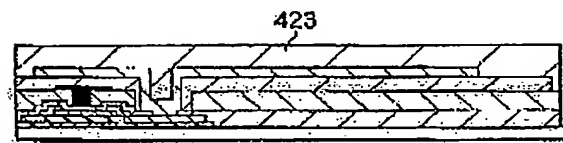
도 7c



도 7d



도 7e



도 7f

